

Application BASTRI

Fiches Equipes

TEA (SR0677JR)

Time, Events and Architectures
TEA (SR0622BR) □ TEA

Statut: Terminée

Responsable : Jean-pierre Talpin

Mots-clés de "A - Thèmes de recherche en Sciences du numérique - 2024" : *Aucun mot-clé.*

Mots-clés de "B - Autres sciences et domaines d'application - 2024" : *Aucun mot-clé.*

Domaine : Algorithmique, programmation, logiciels et architectures
Thème : Systèmes embarqués et temps réel

Période : 01/01/2015 -> 31/12/2023
Dates d'évaluation : 24/03/2016 , 19/03/2020

Etablissement(s) de rattachement : <sans>
Laboratoire(s) partenaire(s) : IRISA (UMR6074)

CRI : Centre Inria de l'Université de Rennes
Localisation : Centre Inria de l'Université de Rennes
Code structure Inria : 031012-2

Numéro RNSR : 201421201N
N° de structure Inria:SR0677JR

Présentation

L'architecture logicielle est un artefact de conception au croisement de plusieurs points de vue systèmes: il s'agit de logiciel, embarqué sur une architecture matérielle, connecté à l'environnement physique au moyen de capteurs et d'actuateurs. Le temps se perçoit de manière différente depuis chacun de ses points d'observation: il est discret et événementiel dans le logiciel, discret et temporisé (périodique, multi-périodique) dans le matériel, continu en physique. De plus, les langages de modélisation et de programmation usuellement utilisés pour spécifier les composants logiciels, matériels et physiques d'un système altèrent significativement cette perception du temps. Habituellement, la représentation, le calcul, la mesure du temps est spécifique à un point de vue, à la résolution d'un problème de conception particulier: la simulation, le profilage, la contrôlabilité, l'analyse de performances, d'ordonnancement, la parallélisation, ou le prototypage virtuel. Le but du projet TEA (**temps, événements et architectures**) est de définir un cadre sémantique et analytique permettant de raisonner sur le temps, la composition, l'intégration dans les systèmes cyber-physiques pour ensuite mettre en pratique ces résultats en revisitant l'état de l'art en analyse, en vérification et en synthèse, mettant à profit la compositionnalité obtenue.

Axes de recherche

Le temps dans la conception d'un système

- Algèbres et calculs pour modéliser le temps de domaines logiques, discrets et continus
- Relations d'abstraction et de raffinement entre domaines de temps
- Théorie des types par raffinement, systèmes de modules, algèbres de contrats et d'interfaces
- Vérification de propriétés temporelles quantitative et synthèse (e.g. d'ordonnanceurs)
- Raisonnement logique et quantitatif (SAT/SMT) pour l'analyse, la vérification, la synthèse
- Interprétation abstraite, inférence de types, analyse statique, vérification, preuve
- Synthèse de contrôleur et d'ordonnanceurs

Outil d'aide à la conception

- ADFG: A versatile scheduler analysis and synthesis tool for SDF/CSDF

Contact

- **Responsable :** Jean-pierre Talpin
- **Tél :** 02.99.84.74.36
- **Secrétariat Tél :** 02.99.84.71.00

En savoir plus

- Site de l'équipe
- Site sur inria.fr
- Site du responsable
- Derniers Rapports d'Activité : 2016 , 2017 , 2018 , 2019 , 2020 , 2021 , 2022 , 2023

Documents sur la structure

- Intranet
- Privés

Décisions

- 10608 (05/01/2014) : création
- 11960 (19/12/2016) : prolongation
- 14584 (09/12/2020) : prolongation
- 15178 (13/12/2021) : prolongation
- 16681 (13/12/2023) : fermeture

Localisation

- **Adresse postale :** Centre Inria de l'Université de Rennes 263, avenue du Général Leclerc Campus universitaire de Beaulieu 35042 Rennes Cedex France
- **Coordonnées GPS :** 48.116, - 1.64

implementing abstraction-refinement: ADFG

- Polychrony on Polarsys: an Eclipse IWG Polarsys project for polychronous modeling, analysis and code generation

Relations industrielles et internationales

Projects et collaborations

- Inria-MERCE (Mitsubishi R&D Europe) framework program (2018+)
- CSC Doctoral Scholarship with ECNU (2017-2020)
- Inria-DGA Doctoral grant (2017-2020)
- Inria-MSR Doctoral grant (2018-2020)

Collaborations internationales

- Inria International Chair, Rajesh Gupta, UCSD (2017-2022)
- Associate project COMPOSITE with UC San Diego, MESL (2017-2020)
- Associate project CONVEX with ISCAS, Beihang, Nanhang and Nankai Universities (2018-2021)

Collaborations nationales

- Inria projects PROSECCO, CELTIQUE, PACAP, SUMO

Projects et collaborations passées

- Networks of excellence Artist, Artist 2, Artist Design (2000-2009)
- NSF-INRIA project BALBOA (2002-2009)
- DGE project TOPCASED (2005-2010)
- ANR project OPENEMBDD (2006-2008, coordinator)
- IST project SPEEDS (2007)
- EADS Foundation grant (2006-2009)
- ANR project SPACIFY (2007-2010)
- ANR project FotoVP (2008-2010)
- Artemisia project CESAR (2009-2011)
- ITEA2 project OPEES (2010-2012)
- ANR project Verisync (2010-2014)
- INRIA associate project POLYCORE (2011-2013)
- Regional project VeriGALS (2011-2014)
- CORAC project CORAIL (2014-2017)
- FUI project P (2011-2015)
- Applied Science and Technology Research Institute (2015-2016)
- IIT Kanpur, India, INRIA International Partner
- The Embedded Systems Group at TU Kaiserslautern (2012-2015)
- The SAE committee for AADL (2012-2016)
- The Fermat Laboratory at Virginia Tech (2003-2015)

- ANR project FEEVER (2014-2017)
- Toyota Info-Technology Centre, Mountain View, CA (2014-2017)
- US Air Force Office for Scientific Research (2013-2017)