

Application BASTRI

Fiches Equipes

R2D2 (SR0371JR)

Exploration, estimation, prototypage pour la conception de systèmes matériels sur des plates-formes sur silicium reconfigurable

R2D2 □ CAIRN (SR0211OR)

Statut: Terminée

Responsable : Olivier Sentieys

Mots-clés de "A - Thèmes de recherche en Sciences du numérique - 2023" : *Aucun mot-clé.*

Mots-clés de "B - Autres sciences et domaines d'application - 2023" : *Aucun mot-clé.*

Domaine : Algorithmique, programmation, logiciels et architectures

Thème : Algorithmique, calcul certifié et cryptographie

Période : 15/05/2002 -> 01/01/2008

Dates d'évaluation :

Etablissement(s) de rattachement : <sans>

Laboratoire(s) partenaire(s) : <sans UMR>

CRI : Centre Inria de l'Université de Rennes

Localisation : Centre Inria de l'Université de Rennes

Code structure Inria :

Numéro RNSR : 200221381L

N° de structure Inria: SR0371JR

Présentation

Une plate-forme reconfigurable est une structure de circuit intégré comportant en général un ensemble de composants programmables (cœurs de processeurs, blocs de logique reconfigurable), des mémoires et éventuellement des composants spécialisés. Une telle plate-forme matérielle peut être vue comme un schéma d'architecture intégrée, commun à de nombreux algorithmes ou applications appartenant à un même domaine applicatif. Cette notion est la réponse que les constructeurs de systèmes enfous donnent à la difficulté croissante qu'ils rencontrent à réaliser leurs applications. On peut par conséquent imaginer qu'à l'avenir, la plupart des circuits intégrés nécessaires à la réalisation d'un système complexe seront dérivés d'une plate-forme matérielle existante donnée.

La problématique générale de R2D2 est la conception de systèmes matériels spécialisés sur des plates-formes reconfigurables. Nous abordons cette conception sous l'angle de l'exploration, l'estimation et le prototypage, en développant des modèles d'architectures et des méthodologies de conception associées qui privilégient l'adéquation entre les algorithmes des applications visées et les architectures matérielles supportant l'implémentation.

Nous fondons nos recherches sur l'utilisation de techniques bien maîtrisées (parallélisation de programmes réguliers et analyse de leur propriétés), et le développement de modèles qualitatifs contribuant à la validation des implémentations en termes de performance, de consommation.

Notre domaine d'application privilégié est celui des télécommunications mobiles.

Axes de recherche

- Compilation de boucles appliquée à la synthèse de co-processeurs matériels dédiés.
- Exploration, estimation, prototypage. Nous étudions la mise en place d'un ensemble de techniques (synthèse d'architectures, compilation flexible, transformations virgule flottante virgule fixe, etc.) contribuant par raffinements successifs aux choix d'implémentation d'une application sur une plate-forme matérielle.
- Nouvelles architectures. Nous étudions, en lien avec les domaines d'applications considérés, de nouvelles architectures reconfigurables ou l'utilisation de nouvelles techniques en logique ternaire (MVL).
- Adéquation application système. Nous étudions les améliorations à apporter aux algorithmes dans la perspective de leur implantation

Contact

- **Responsable :** Olivier Sentieys
- **Tél :** 02.96.46.90.41
- **Secrétariat Tél :**

En savoir plus

- Site de l'équipe
- Site sur inria.fr
- Derniers Rapports d'Activité :

Documents sur la structure

- [Intranet](#)
- [Privés](#)

Décisions

- **6138** (04/04/2008) : fermeture

Localisation

- **Adresse postale :** Centre Inria de l'Université de Rennes 263, avenue du Général Leclerc Campus universitaire de Beaulieu 35042 Rennes Cedex France
- **Coordonnées GPS :** 48.116, - 1.64

matérielle.

Relations industrielles et internationales

- Projet européen IST OZONE (Philips, Epictoid, Inria, Imec, Thomson Multimédia, université d'Eindhoven)
- Projet RNTL OSGAR (CEA, UBO, ENSSAT, TNI-Valiosys)
- Projet MVL, collaboration avec EDO Ilc, Texas.
- Projet HADES (étude de réseaux haut débit sécurisés, AQL, SAGEM, ENST Bretagne, Inria)
- Projet PHRASE reconfigurabilité et processeurs VLIW dans les architectures parallèles hétérogènes (STMicroelectronics, ENSSAT, université de Bretagne Occidentale)
- Collaborations avec les universités du Québec à Trois Rivières, Yaoundé au Cameroun, Tananarive à Madagascar, l'ENIT.