

Application BASTRI

Fiches Equipes

VERTECS (SR0119XR)

modèles et techniques de vérification appliqués au test et au contrôle de systèmes réactifs
VERTECS

Statut: Terminée

Responsable : Thierry Jeron

Mots-clés de "A - Thèmes de recherche en Sciences du numérique - 2024" : *Aucun mot-clé.*

Mots-clés de "B - Autres sciences et domaines d'application - 2024" : *Aucun mot-clé.*

Domaine : Algorithmique, programmation, logiciels et architectures
Thème : Systèmes embarqués et temps réel

Période : 01/01/2002 -> 31/12/2012
Dates d'évaluation : 20/03/2012

Etablissement(s) de rattachement : <sans>
Laboratoire(s) partenaire(s) : <sans UMR>

CRI : Centre Inria de l'Université de Rennes
Localisation : Centre Inria de l'Université de Rennes
Code structure Inria : 031033-0

Numéro RNSR : 200218354W
N° de structure Inria: SR0119XR

Présentation

Les systèmes réactifs sont souvent des systèmes critiques, au sens où l'occurrence d'erreurs au cours de leur fonctionnement peut avoir des conséquences graves du point de vue économique ou de la sécurité des personnes. Leur correction est donc primordiale. Cette correction peut être envisagée par vérification des propriétés attendues sur une spécification, par contrôle en empêchant les comportements fautifs, ou par test de l'implémentation d'un tel système vis à vis d'une spécification.

L'objectif de l'équipe-projet est d'améliorer la fiabilité des systèmes réactifs et critiques en fournissant à l'ingénieur logiciel des méthodes et des outils permettant d'automatiser le plus possible la génération des tests et la synthèse de contrôleurs à partir de spécifications formelles de tels systèmes. Les moyens mis en oeuvre sont la conception de modèles formels des objets et relations intervenant dans le test et le contrôle, la conception d'algorithmes de génération de tests et de synthèse de contrôleurs et leur prototypage en vue d'un transfert industriel ou d'une distribution dans le milieu académique.

Nous fondons nos recherches sur les techniques de vérification telles que le model-checking, la preuve, l'analyse statique, la théorie du contrôle des systèmes à événements discrets, et les modèles et logiques qui les sous-tendent. Ce cadre mathématique est le moyen d'assurer la pertinence et les propriétés essentielles de correction des tests et contrôleurs produits. La proximité des problématiques de la génération de tests et de la synthèse de contrôleurs nous permettent une synergie entre ces deux thèmes et une factorisation des modèles, techniques et outils.

Nos domaines d'application privilégiés sont les systèmes de télécommunication, les systèmes embarqués, les cartes à puces et les systèmes de contrôle commande.

Axes de recherche

- Interaction entre génération de tests et synthèse de contrôleurs
- Techniques énumératives et à la volée
- Techniques symboliques
- Compositionnalité et répartition
- Optimalité et qualité

Relations industrielles et internationales

Contact

- **Responsable :** Thierry Jeron
- **Tél :** 02.99.84.74.64
- **Secrétariat Tél :** 02.99.84.72.06

En savoir plus

- Site sur inria.fr
- Derniers Rapports d'Activité :

Documents sur la structure

- [Intranet](#)
- [Privés](#)

Décisions

- **3355** (17/12/2001) : création
- **4606** (06/06/2005) : prolongation
- **6176** (25/04/2008) : prolongation
- **8356** (19/01/2012) : prolongation
- **9117** (14/01/2013) : fermeture

Localisation

- **Adresse postale :** Centre Inria de l'Université de Rennes 263, avenue du Général Leclerc Campus universitaire de Beaulieu 35042 Rennes Cedex France
- **Coordonnées GPS :** 48.116, - 1.64

- Projet européen IST Agedis (IBM, Intrasoft, Imbus, FTR&D, Univ. Oxford, Verimag) sur la génération automatique et l'exécution de tests pour des composants logiciels répartis.
- Projet RNTL Cote (Softeam, FTR&D, et les équipes-projets Inria TRISKELL et LANDE) sur le test, la vérification et la certification de composants logiciels.
- Action de développement AEE (Architectures Electroniques Embarquées avec PSA, Renault, Siemens, Sagem, Valeo, EADS) sur le test de systèmes embarqués dans l'automobile.
- Collaboration avec CP8-Schlumberger et l'équipe-projet Inria VASY sur la génération de tests symboliques pour des applications cartes à puces.
- Projet Castor (MATRA, TNI, AQL, CELAR) sur la conception d'architectures sécurisées d'un système d'information.
- Programme Van Gogh avec l'université de Twente (Pays-Bas) sur la génération de test.